

3U CompactPCI CPLDボード

# aPCI-8284

---

ユーザーズマニュアル

株式会社 **アドテックシステムサイエンス**

## ご注意

1. 本製品の外観や仕様及び取扱説明書に記載されている事項は、将来予告なしに変更することがあります。
2. 取扱説明書に記載のすべての事項について、株式会社アドテックシステムサイエンスから文書による許諾を得ずに行う、あらゆる複製も転載も禁じます。
3. この取扱説明書に記載されている会社名及び製品名は、各社の商標又は登録商標です。
4. 取扱説明書の内容を十分に理解しないまま本製品を扱うことは、絶対におやめください。本製品の取扱いについては安全上細心の注意が必要です。取扱い説明を十分に理解してから本製品をご使用ください。

# 製品の保証について

## 保証規定

### 1. 保証の範囲

- 1.1 この保証規定は、弊社 株式会社アドテックシステムサイエンスが製造・出荷し、お客様にご購入いただいたハードウェア製品に適用されます。
- 1.2 弊社によって出荷されたソフトウェア製品については、弊社所定のソフトウェア使用許諾契約書の規定が適用されます。
- 1.3 弊社以外で製造されたハードウェア又はソフトウェア製品については、製造元 / 供給元が出荷した製品そのままを提供いたしますが、かかる製品には、その製造元 / 供給元が独自の保証を規定することがあります。

### 2. 保証条件

弊社は、以下の条項に基づき製品を保証いたします。不慮の製品トラブルを未然に防ぐためにも、あらかじめ各条項をご理解のうえ製品をご使用ください。

- 2.1 この保証規定は弊社の製品保証の根幹をなすものであり、製品によっては、その取扱説明書や保証書などで更に内容が細分化され個別に規定されることがあります。したがって、ここに規定する各条項の拡大解釈による取扱いや特定目的への使用に際しては十分にご注意ください。
- 2.2 製品の保証期間は、製品に添付される「保証書」に記載された期間となり、弊社は、保証期間中に発見された不具合な製品について保証の責任をもちます。
- 2.3 保証期間中の不具合な製品について、弊社は不具合部品を無償で修理又は交換します。ただし、次に記載する事項が原因で不具合が生じた製品は保証の適用外となります。

事故、製品の誤用や乱用

弊社以外が製造又は販売した部品の使用

製品の改造

弊社が指定した会社以外での調整や保守、修理など

- 2.4 弊社から出荷された後に災害又は第三者の行為や不注意によってもたらされた不具合及び損害や損失については、いかなる状況に起因するものであっても弊社はその責任を負いません。
- 2.5 原子力関連、医療関連、鉄道等運輸関連、ビル管理、その他の人命に関わるあらゆる事物の施設・設備・器機など全般にわたり、製品を部品や機材として使用することはできません。もし、これらへ使用した場合は保証の適用外となり、いかなる不具合及び損害や損失についても弊社は責任を負いません。

## 製品に同梱されるもの



本製品は次の5点より構成されております。付属品の添付には万全を期しておりますが、万一、不良品や不具合等がありましたら、お買い求めの販売店もしくは弊社までご連絡ください。

1	本体 aPCI-8284	1 枚
2	プラグ側コネクタ付きケーブル	1 本
3	取扱説明書	1 冊
4	お客様登録カード／保証書 ※1	1 枚
5	CD-ROM	1 枚

※1 お客様登録カードにご記入のうえ、是非ともご返送ください。お客様がお買い求めになったボードに万一の故障があった場合などに素早く対応できます。また、よろしければ裏面のアンケートにもご協力ください。アドテックシステムサイエンスは今後もお客様の声を活かした製品作りを心掛けてまいります。

# MEMO

# 目 次

ご注意 .....	i
製品の保証について .....	ii
保証規定 .....	ii
1. 保証の範囲 .....	ii
2. 保証条件 .....	ii
製品に同梱されるもの .....	iv
目 次 .....	vi
はじめに .....	viii
安全上のご注意 .....	ix
 警 告 .....	ix
 注 意 .....	x
第 1 章 製品概要 .....	1
1.1 概要と特長 .....	2
1.1.1 概要 .....	2
1.1.2 特長 .....	2
1.1.3 製品型番について .....	3
1.2 アルテラデバイスについて .....	4
1.3 外観図と各部の名称 .....	5
第 2 章 初期設定と実装 .....	7
2.1 ジャンパ設定一覧 .....	8
2.2 出荷時のジャンパ設定 .....	8
2.3 ジャンパ機能 .....	9
2.4 SW 機能 .....	11
2.5 システム本体への実装 .....	12
2.6 各コネクタについて .....	14
2.6.1 CN1 .....	14
2.6.2 CN2～5 .....	19
2.6.3 CN6 .....	22
2.7 ドライバの登録 .....	22
2.7.1 CD-ROM について .....	22
2.7.2 ドライバの登録 .....	23

第3章	ボードの制御方法 .....	25
3.1	PCI9080 の設定 .....	26
3.1.1	コンフィグレーション空間について .....	26
3.1.2	デバイス ID について .....	26
3.2	ハードウェアの設定方法.....	27
第4章	回路構成とその機能.....	29
4.1	ブロック図 .....	30
4.2	CPLD のデザイン .....	30
4.2.1	EPM7064 .....	31
4.2.2	EPM7256 .....	31
第5章	必要な設備について .....	33
第6章	製品仕様.....	35
製品のメンテナンスについて .....		a
製品のお問い合わせについて .....		b



## はじめに

この取扱説明書は、製品の使用中に分らないことが出てきたときいつでも読み返せるよう、大切に保管してください。また、誰かに取扱いを説明するときには、この取扱説明書を必ず読み返すようにしてください。

取扱説明書が汚れるなどして内容を読むことができないときや紛失したときは、お求めの販売店又は株式会社アドテックシステムサイエンスの各営業所に相談してください。

本製品をお使いいただくには、DOS/V コンピュータや Windows®についての一般的な知識が必要です。この取扱説明書は、お読みになるユーザーがDOS/V コンピュータや Windows®の使い方については既にご存知なことを前提に、製品の使いかたを説明しています。もし、DOS/V コンピュータや Windows®についてご不明な点がありましたら、それらの説明書や関係書籍等を参照してください。

## 安全上のご注意

ここに示す注意事項は、製品を安全に正しくお使いいただき、あなたや他の人々への危害や財産への損害を未然に防ぐためのものです。

注意事項は、誤った取扱いで生じる危害や損害の大きさ、又は切迫の程度によって内容を「警告」と「注意」の2つに分けています。

「警告」や「注意」はそれぞれ次のことを知らせていますので、その内容をよくご理解なさってから本文をお読みください。

**警告：**この指示を無視して誤った取扱いをすると、人が死亡したり重傷を負ったりすることがあります。

**注意：**この指示を無視して誤った取扱いをすると、人が傷害を負ったり、物に損害を受けたりすることがあります。



### 感電や火災の危険があります

湿気や水分の多いところ、風呂場などや水を扱うところ、雨の当たるところなどでの使用は絶対におやめください。感電することがあります。

ぬれた手で機器を取扱うことは絶対におやめください。感電することがあります。

機器を分解したり改造したりしないでください。火災を起こしたり、感電したりすることがあります。

発熱、発煙、異臭など、もし機器に異常が生じた場合は、すぐにコンピュータ及び機器の電源を切ってください。そのまま使用すると、火災を起こしたり、感電したりすることがあります。

金属物やそのカケラ、水やその他の液体など、もし異物が機器の内部に入った場合は、すぐにコンピュータ及び機器の電源を切ってください。そのまま使用すると、火災を起こしたり、感電したりすることがあります。

## 注 意

取扱いかたによっては  
けがをしたり機器を損傷することがあります

### 設置

ぐらついたり傾いたりなど不安定なところには置かないでください。機器が落ちたり倒れたりしてけがをすることがあります。

### 環境

直射日光の当たるところや、極端に高温になるところ、又は低温になるところ、湿度の高いところなどでは使用しないでください。機器の故障や誤動作の原因になります。

### ほこり

ほこりなどが多いところでは使用しないでください。機器の故障や誤動作の原因になります。もし長期間使用しないときは、ほこりや異物が機器の中に入らないよう、カバーなどで機器を包んでください。

### 結露

環境に急激な温度差が生じると結露します。もし結露したときは、必ず時間をおき、結露がなくなってからご使用ください。結露したまま使用すると、機器は誤動作をしたり故障したりすることがあります。

### 落下

機器の持ち運びは慎重に行ってください。落としたりすると、けがをしたり、機器の故障の原因になります。

### 過電圧・過電流

ケーブルをつないだりはずしたりするときは、コンピュータ及び接続機器の電源を必ず切ってください。電源を入れたままでケーブルの着脱を行うと、過電圧や過電流によって機器をこわすことがあります。

### 静電気

機器を静電気破壊から守るため、基板上の IC やコネクタの接触部分には手を触れないでください。不用意にさわると、からだにもった静電気によって機器をこわすことがあります。



# 第 1 章

## 製品概要

## 1.1 概要と特長

### 1.1.1 概要

aPCI-8284 は、Compact PCI Specification R2.1 に準拠した 3U サイズ Compact PCI ボードです。

ボード上にアルテラ社製 CPLD を搭載し、ユーザーが任意にこの CPLD をデザインすることにより、本ボード上で大規模回路を実現することができます。

### 1.1.2 特長

■搭載する CPLD にアルテラ社製 EPF10KE シリーズ（以下 EPF10KE）を採用することにより、5 万ゲート～40 万ゲート（20 万ゲート×2）の大規模回路をボード上で実現することができます。

■PCI バスインターフェース LSI には PLX 社製 PCI9080 を搭載しています。CPLD のデザインにより、バースト転送、バスマスタ、DMA 等 PCI9080 のもつ様々な機能を使用することができます。

■ボード上に SRAM と NVRAM（不揮発性 RAM）を搭載しています。いずれも CPLD に接続されていますので、CPLD のデザインによりバスからアクセス可能なメモリや FIFO など、多目的に使用することができます。

■EPF10KE のコンフィグレーションは、JTAG を使ったダウンロード (ISP) によるコンフィグレーション、EPC2 による ROM からのコンフィグレーションが選択できます。

また、EPM7064AE、EPM7256A をデザインすることにより、PPA モードでの ISP や、Jam 言語等を使用し、JTAG を使った ISP を行うことができます。

PPA モードでの書き込みを行うには外付けの EPM7256A を、JTAG を使ったソフトウェアによる ISP を行うには外付けの EPM7064AE をデザインします。

■パネル側コネクタ (CN1) は 100 ピンのラッチタイプコネクタを使用しています。コネクタは EPF10KE のユーザー I/O と接続されています。

CN1 のユーザー I/O は全てプルアップされており、プルアップ電源は 5V または 3.3V がジャンパで選択できます。

■PCI のコンフィグレーション情報は、PCI9080 に接続されている EEPROM を変更することにより、CPLD 回路の規模に応じでメモリマップ及び I/O マップ等を自由に設定することができます。

■用語について

CPLD	Complex Programmable Logic Device
JTAG	Joint Test Action Group
ISP	In-system Programming
PPA	Passive parallel asynchronous

1.1.3 製品型番について

製品名	実装 CPLD	個数	パネル
aPCI-8284A1	EPF10K50EFC484-3	1	3U ノーマルパネル
aPCI-8284C2	EPF10K130E FC484-3	2	3U ノーマルパネル
aPCI-8284D2	EPF10K200EFC672-3	2	3U ノーマルパネル
aPCI-8284A1/e	EPF10K50EFC484-3	1	3U EMC パネル
aPCI-8284C2/e	EPF10K130E FC484-3	2	3U EMC パネル
aPCI-8284D2/e	EPF10K200EFC672-3	2	3U EMC パネル
aPCI-8284A1/6	EPF10K50EFC484-3	1	6U EMC パネル
aPCI-8284C2/6	EPF10K130E FC484-3	2	6U EMC パネル
aPCI-8284D2/6	EPF10K200EFC672-3	2	6U EMC パネル

■3U EMC パネル

EMC ノイズ対策を施したスプリング付 3U サイズパネル

■6U EMC パネル

EMC ノイズ対策を施したスプリング付 6U サイズパネル

## 1.2 アルテラデバイスについて

以下、本ボードで使用しているデバイスの概要です。詳細な情報はアルテラ社よりお求めください。

### ■ALTERA EPF10KE シリーズ

SRAM 構造のため、電源立ち上げ毎に JTAG ポートまたは専用ポートによるダウンロードもしくは EPC2 (シリアル EPROM)からのコンフィグレーションが必要。

製品型番	aPCI-8284D2	aPCI-8284C2	aPCI-8284A1
搭載デバイス	EPF10K200E FC672-3	EPF10K130E FC484-3	EPF10K50EF C484-3
標準ゲート数	200,000Gate	130,000Gate	50,000Gate
最大ユーザー I/O ピン数	470	413	254

### ■ALTERA EPM7064AETC100-10

1,250Gate 68UserI/O 100-Pin TQFP  
EEPROM プロセスなので 1 回の書き込みで回路固定が可能。

### ■ALTERA EPM7256ATC144-7

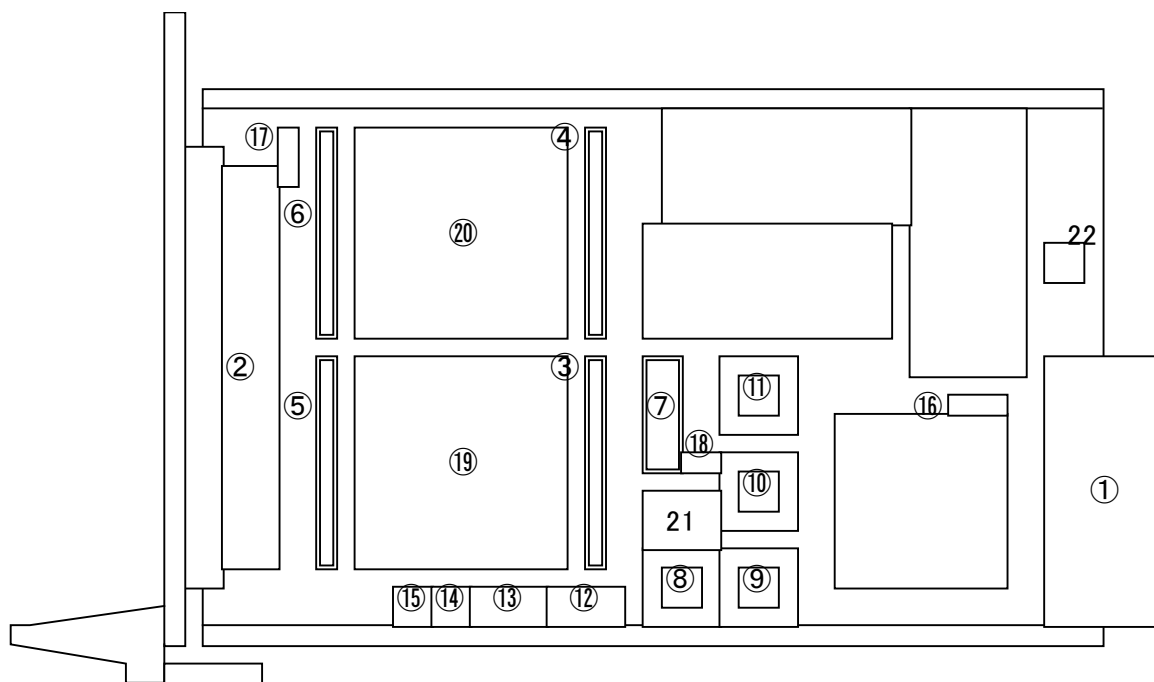
5,000Gate 116UserI/O 144-Pin TQFP  
EEPROM プロセスなので 1 回の書き込みで回路固定が可能。

### ■ALTERA EPC2LC20

EPF10KE シリーズ用のコンフィグレーション EPROM  
EEPROM プロセスなので再書き込み可能。ソケット実装。  
EPF10K50E は EPC2 が 1 個、EPF10K130E,EPF10K200E は 2 個必要。



### 1.3 外観図と各部の名称

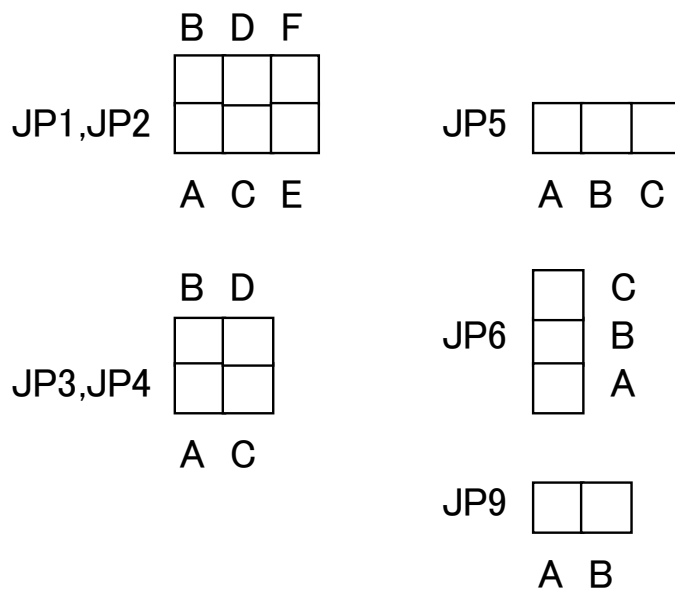


#### 各部名称

本ボードの各部の名称を以下に、外観図と対応する番号を上図に示します。

- ① コンパクト PCI HMコネクタ
- ② CN1：外部接続コネクタ
- ③ CN2：内部拡張用コネクタ
- ④ CN3：内部拡張用コネクタ
- ⑤ CN4：内部拡張用コネクタ
- ⑥ CN5：内部拡張用コネクタ
- ⑦ CN6：JTAG コネクタ
- ⑧ U9：コンフィグレーションROM用ソケット Primary EPF10KE 用
- ⑨ U11：コンフィグレーションROM用ソケット Primary EPF10KE 用
- ⑩ U12：コンフィグレーションROM用ソケット Secondary EPF10KE 用
- ⑪ U14：コンフィグレーションROM用ソケット Secondary EPF10KE 用
- ⑫ JP1
- ⑬ JP2
- ⑭ JP3
- ⑮ JP4
- ⑯ JP5

- ⑰ JP6
- ⑱ JP9
- ⑲ Primary（プライマリ）側 EPF10KE
- ⑳ Secondary（セカンダリ）側 EPF10KE
- ㉑ U5：PCI9080 コンフィグレーション用 EEPROM
- ㉒ SW1



※上のジャンパの図はボードの[コンパクト PCI HMコネクタ]を右下にした状態でご覧ください。

# 第2章

## 初期設定と実装

## 2.1 ジャンパ設定一覧

ジャンパ番号	設定	機能	適用
JP1	A-B のみジャンパ	EPC2 を使わない	プライマリ PLD のみ
	C-D のみジャンパ	EPC2 を 1 個使う (U9)	
	E-F のみジャンパ	EPC2 を 2 個使う (U9,U11)	
JP2	A-B のみジャンパ	EPC2 を使わない	セカンダリ PLD のみ
	C-D のみジャンパ	EPC2 を 1 個使う (U12)	
	E-F のみジャンパ	EPC2 を 2 個使う (U12,U14)	
JP3	A-C,B-D ジャンパ	セカンダリ CPLD 実装	
	A-B のみジャンパ	セカンダリ CPLD 未実装	
JP4	A-C,B-D ジャンパ	内部拡張コネクタに JTAG を使う	
	A-B のみジャンパ	内部拡張コネクタに JTAG を使わない	
JP5	A-B ジャンパ	LCLK は EPM7064 が出力	
	B-C ジャンパ	LCLK は EPM7256 が出力	
JP6	A-B ジャンパ	CN1 の電源及び PULLUP は 5V	
	B-C ジャンパ	CN1 の電源及び PULLUP は 3.3V	
JP9	A-B ジャンパ	TDO と EPM7064 の 61 ピンを接続	
	開放	TDO と EPM7064 の 61 ピンを開放	

製品型番 aPCI-8284A1 では JP2 は未実装に、JP3 は A-B のみジャンパ固定となっています。

## 2.2 出荷時のジャンパ設定

製品型番別の出荷時のジャンパ設定です。

ジャンパ番号	aPCI-8284D2	aPCI-8284C2	aPCI-8284A1
JP1	E-F のみジャンパ	E-F のみジャンパ	C-D のみジャンパ
JP2	E-F のみジャンパ	E-F のみジャンパ	無し
JP3	A-C,B-D ジャンパ	A-C,B-D ジャンパ	A-B ジャンパ固定
JP4	A-B のみジャンパ	A-B のみジャンパ	A-B のみジャンパ
JP5	A-B ジャンパ	A-B ジャンパ	A-B ジャンパ
JP6	A-B ジャンパ	A-B ジャンパ	A-B ジャンパ
JP9	開放	開放	開放

SW1 の出荷時の設定です。全ての製品型番で共通となります。

SW1 番号	設定
1	ON
2	ON
3	ON
4	ON

## 2.3 ジャンパ機能

### ■EPC2 を使わない(JP1 及び JP2)

EPC2 を実装しない場合はこの設定にします。JP1 はプライマリ側、JP2 はセカンダリ側の EPF10KE に対応します。

PPA によるコンフィグレーションを行う場合は EPC 2 を実装しないでください。衝突する信号があります。JTAG によるコンフィグレーションをする場合は、どちらでもかまいません。

### ■EPC2 を 1 個使う／2 個使う(JP1 及び JP2)

EPC2 を実装する場合はこの設定にします。実装されている EPF10KE の種類により個数が変わりますので製品型番と個数の設定を一致させてください。

実装 CPLD	個数
EPF10K50EFC484-3	1
EPF10K130E FC484-3	2
EPF10K200EFC672-3	2

### ■セカンダリ CPLD 実装／未実装(JP3)

製品型番 aPCI-8284A1 では、セカンダリの CPLD が実装されていないので、JP3 は A-B のみジャンパ固定となっています。

### ■内部拡張コネクタに JTAG を使う／使わない(JP4)

内部拡張コネクタ CN2～CN5 に接続するボードを使用する際、そのボードに JTAG のチェーンをさせるかどうかを設定します。

ボード側が JTAG に対応していない場合、JTAG チェインが途切れますのでご注意ください。通常は内部拡張コネクタに JTAG を使わない設定にしてください。

## ■LCLK は EPM764 が出力／EPM7256 が出力(JP5)

LCLK は PCI9080 へ供給するローカル CLK となります。また EPF10KE 他、各 CPLD にも接続されています。

出力する側のデバイスは LCLK を出力するように回路をデザインする必要があります。

JP5	接続先	I/O 属性
A	EPM7064 17Pin(I/O8)	OUT に設定してください
B	PCI9080 160Pin (LCLK),他 ※1	IN になっています
C	EPM7256 102Pin(I/O82)	OUT に設定してください

※1 接続先の詳細は添付 CD-ROM 内 8284wir.pdf を参照してください

なお、EPM7064,EPM7256 に入力されている発振周波数は 60MHz です。PCI9080 の LCLK の最大入力周波数は 30MHz です。2 分周以上で出力してください。

## ■CN1 の電源及び PULLUP は 5V／3.3V(JP6)

CN1 から出力される電源電圧及び CN1 に接続されている EPF10KE の User I/O のプルアップ電圧を選択します。

3.3V を選択した場合、内部 DC/DC コンバータに容量制限があるため、CN1 から出力される電源電流は 300mA 程度としてご使用ください。

5V を選択した場合、電源電流は 1.8A 程度でポリスイッチが働き、一時的に遮断します。通常 700mA 程度迄としてご使用ください。

## ■TDO と EPM7064 の 61 ピンを接続／開放(JP9)

TDO と EPM7064 の 61 ピンを接続した場合、EPM7064 の 61 ピンは入力もしくはオープン状態としてください。出力に設定しますと JTAG の TDO と信号が衝突します。

もし誤って出力に設定した場合は JP9 を開放にし、再度デザインの書き直しを行ってください。

## 2.4 SW 機能

本ボードは 4 連ディップスイッチ(SW1)が 1 個搭載されています。SW1 の機能を以下に示します。

JTAG によるソフトウェア ISP 及び PPA を使用しない場合、SW1 は全て ON にしてご使用ください。

SW1 番号	接続先
1	EPF10KE MSEL0(プライマリ／セカンダリ 共通)
2	EPF10KE MSEL1(プライマリ／セカンダリ 共通)
3	HC157 1Pin(A/B) EPM7064 56Pin(I/O32)
4	未接続(未使用)

MSEL0,MSEL1 は EPF10K のコンフィグレーションモードの選択となります。

MSEL1	MSEL0	Configuration Scheme
0 (ON)	0 (ON)	Configuration EPROM or passive serial
1 (OFF)	0 (ON)	Passive parallel synchronous (PPS)
1 (OFF)	1 (OFF)	Passive parallel asynchronous (PPA)

本ボードでは EPROM によるコンフィグレーションと、PPA モードでのコンフィグレーションを想定しています。

SW1 の 3 番は JTAG コントロールとなります。この信号は VHC157 の 1 ピン(A/B)に接続されており、TCK,TMS,TDI 信号を切り替えます。

SW1-3	機能
0 (ON)	JTAG を Down Load Cable (CN6) に接続して使用する (通常)
1 (OFF)	JTAG を EPM7064 のコントロールで使用する(ソフトウェア ISP)

JTAG ポートを EPM7064 でコントロールする場合に必要な設定を以下に示します。

EPM7064 I/O	信号名	属性	機能
I/O35 60Pin	TCK	出力	ソフトにて設定可能なラッチを構成
I/O34 58Pin	TDI	出力	ソフトにて設定可能なラッチを構成
I/O33 57Pin	TMS	出力	ソフトにて設定可能なラッチを構成
I/O36 61Pin	TDO	入力	読み取り可能なビットを構成
I/O32 56Pin (必要に応じて 実現してください)	SW1-3	出力	ソフトによる JTAG 機能選択(必ず SW1-3 を OFF にしてください)
		入力	SW1-3 の状態入力

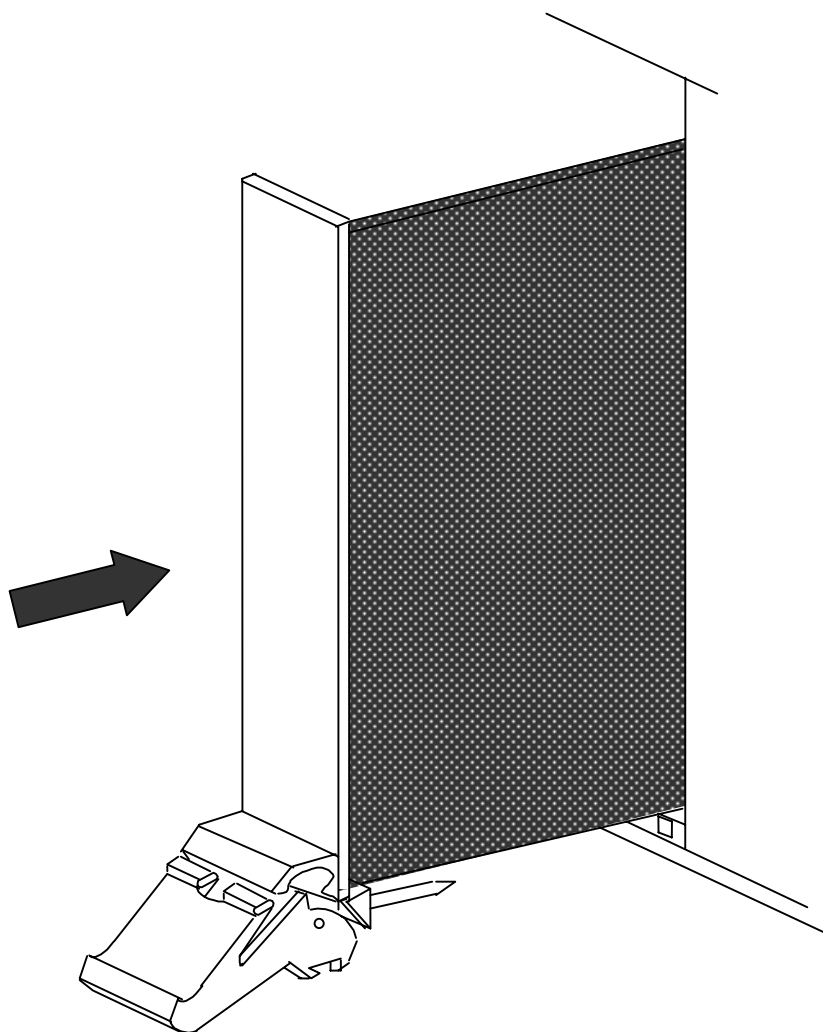
## 2.5 システム本体への実装

本ボードをシステム本体に実装する方法を以下に示します。  
システム付属のマニュアル等も併せてご参照ください。

### 注意！

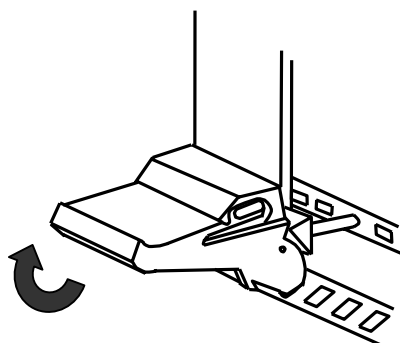
**実装作業は必ずシステムの電源プラグを抜いた状態で行ってください。  
通電状態で作業を行うことは、システム本体、本ボードの破壊、作業者の感電の恐れがあります。**

(1) システムケースの空きスロットに本ボードを差し込みます。





- (2)このとき、ハンドルのつめがひっかるまで挿入し、ハンドルを持ち上げ、確実に実装してください。



## 2.6 各コネクタについて

### 2.6.1 CN1

CN1 は主に EPF10KE の User I/O が出力されています。aPCI-8284A1 ではセカンダリ側の EPF10KE が実装されておきませんので、未使用のピン(NC)が存在します。

表中の番号はケーブルの番号となります。また、信号名の先頭の [P],[S] は、それぞれ **Primary** (プライマリ), **Secondary** (セカンダリ) を意味します。その後続く名前は EPF10KE のピン番号となります。

D2,C2,A1 は製品型番を意味します。お求めの型番を参照してください。

表はケーブル番号順、EPF10KE の信号順の2種類あります。どちらを参照してもかまいません。

■コネクタ形式 ヒロセ電機社製 FX2B-100PA-1.27DSL または同等品

番号	信号名			番号	信号名		
	D2	C2	A1		D2	C2	A1
A1	P_C18	P_A16	P_A16	B1	S_C18	S_A16	P_K7
A2	S_C12	S_A10	P_K6	B2	P_C12	P_A10	P_A10
A3	P_C20	P_A18	P_A18	B3	S_C20	S_A18	P_K15
A4	S_C19	S_A17	P_K8	B4	P_C19	P_A17	P_A17
A5	P_D8	P_B6	P_B6	B5	S_D8	S_B6	P_K18
A6	S_C21	S_A19	P_K16	B6	P_C21	P_A19	P_A19
A7	P_D10	P_B8	P_B8	B7	S_D10	S_B8	P_L3
A8	S_D9	S_B7	P_K21	B8	P_D9	P_B7	P_B7
A9	GND	GND	GND	B9	GND	GND	GND
A10	S_D13	S_B11	NC	B10	P_D13	P_B11	P_B11
A11	P_D16	P_B14	P_B14	B11	S_D16	S_B14	NC
A12	S_D15	S_B13	NC	B12	P_D15	P_B13	P_B13
A13	P_D20	P_B18	P_B18	B13	S_D20	S_B18	NC
A14	S_D17	S_B15	NC	B14	P_D17	P_B15	P_B15
A15	P_E6	P_C4	P_C4	B15	S_E6	S_C4	NC
A16	S_E5	S_C3	NC	B16	P_E5	P_C3	P_C3
A17	P_E9	P_C7	P_C7	B17	S_E9	S_C7	NC
A18	S_E7	S_C5	NC	B18	P_E7	P_C5	P_C5
A19	GND	GND	GND	B19	GND	GND	GND
A20	S_E10	S_C8	NC	B20	P_E10	P_C8	P_C8
A21	P_E21	P_C19	P_C19	B21	S_E21	S_C19	NC
A22	S_E20	S_C18	NC	B22	P_E20	P_C18	P_C18
A23	P_F8	P_D6	P_D6	B23	S_F8	S_D6	NC
A24	S_E22	S_C20	NC	B24	P_E22	P_C20	P_C20

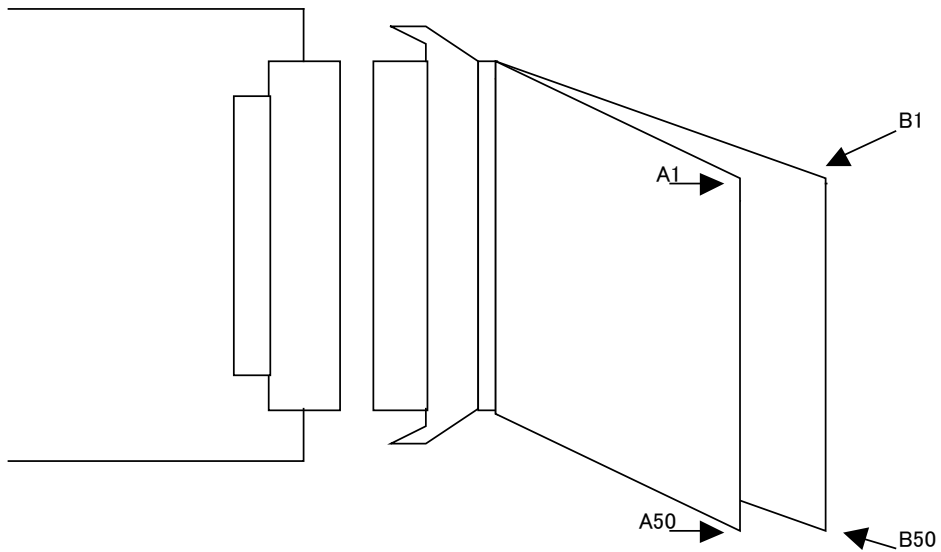
A25	P_F11	P_D9	P_D9	B25	S_F11	S_D9	NC
A26	S_F10	S_D8	NC	B26	P_F10	P_D8	P_D8
A27	P_F13	P_D11	P_D11	B27	S_F13	S_D11	NC
A28	S_F12	S_D10	NC	B28	P_F12	P_D10	P_D10
A29	GND	GND	GND	B29	GND	GND	GND
A30	S_F15	S_D13	NC	B30	P_F15	P_D13	P_D13
A31	P_F17	P_D15	P_D15	B31	S_F17	S_D15	NC
A32	S_F16	S_D14	NC	B32	P_F16	P_D14	P_D14
A33	P_F19	P_D17	P_D17	B33	S_F19	S_D17	NC
A34	S_F18	S_D16	NC	B34	P_F18	P_D16	P_D16
A35	P_G11	P_E9	P_E9	B35	S_G11	S_E9	NC
A36	S_F24	S_D22	NC	B36	P_F24	P_D22	P_D22
A37	P_G13	P_E11	P_E11	B37	S_G13	S_E11	NC
A38	S_G12	S_E10	NC	B38	P_G12	P_E10	P_E10
A39	GND	GND	GND	B39	GND	GND	GND
A40	S_G15	S_E13	NC	B40	P_G15	P_E13	P_E13
A41	P_G17	P_E15	P_E15	B41	S_G17	S_E15	NC
A42	S_G16	S_E14	NC	B42	P_G16	P_E14	P_E14
A43	P_H5	P_F3	P_F3	B43	S_H5	S_F3	NC
A44	S_G18	S_E16	NC	B44	P_G18	P_E16	P_E16
A45	P_H9	P_F7	P_F7	B45	S_H9	S_F7	NC
A46	S_H6	S_F4	NC	B46	P_H6	P_F4	P_F4
A47	P_H11	P_F9	P_F9	B47	S_H11	S_F9	NC
A48	S_H10	S_F8	NC	B48	P_H10	P_F8	P_F8
A49	VCC	VCC	VCC	B49	VCC	VCC	VCC
A50	S_H12	S_F10	NC	B50	P_H12	P_F10	P_F10

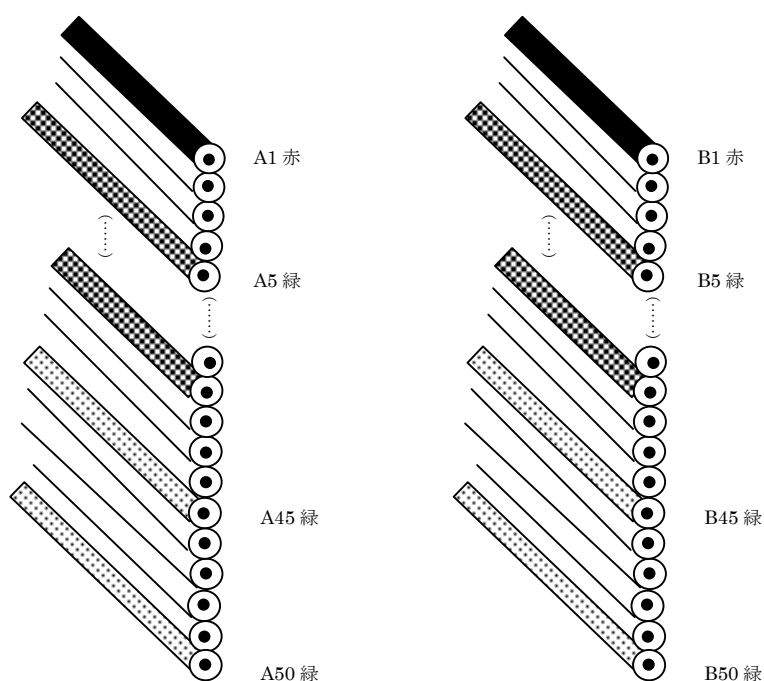
番号	信号名			番号	信号名		
	D2	C2	A1		D2	C2	A1
B2	P_C12	P_A10	P_A10	A2	S_C12	S_A10	P_K6
A1	P_C18	P_A16	P_A16	B1	S_C18	S_A16	P_K7
B4	P_C19	P_A17	P_A17	A4	S_C19	S_A17	P_K8
A3	P_C20	P_A18	P_A18	B3	S_C20	S_A18	P_K15
B6	P_C21	P_A19	P_A19	A6	S_C21	S_A19	P_K16
A5	P_D8	P_B6	P_B6	B5	S_D8	S_B6	P_K18
B8	P_D9	P_B7	P_B7	A8	S_D9	S_B7	P_K21
A7	P_D10	P_B8	P_B8	B7	S_D10	S_B8	P_L3
B10	P_D13	P_B11	P_B11	A10	S_D13	S_B11	NC
A9	GND	GND	GND	B9	GND	GND	GND
B12	P_D15	P_B13	P_B13	A12	S_D15	S_B13	NC
A11	P_D16	P_B14	P_B14	B11	S_D16	S_B14	NC
B14	P_D17	P_B15	P_B15	A14	S_D17	S_B15	NC
A13	P_D20	P_B18	P_B18	B13	S_D20	S_B18	NC
B16	P_E5	P_C3	P_C3	A16	S_E5	S_C3	NC
A15	P_E6	P_C4	P_C4	B15	S_E6	S_C4	NC
B18	P_E7	P_C5	P_C5	A18	S_E7	S_C5	NC
A17	P_E9	P_C7	P_C7	B17	S_E9	S_C7	NC

B20	P_E10	P_C8	P_C8	A20	S_E10	S_C8	NC
A19	GND	GND	GND	B19	GND	GND	GND
B22	P_E20	P_C18	P_C18	A22	S_E20	S_C18	NC
A21	P_E21	P_C19	P_C19	B21	S_E21	S_C19	NC
B24	P_E22	P_C20	P_C20	A24	S_E22	S_C20	NC
A23	P_F8	P_D6	P_D6	B23	S_F8	S_D6	NC
B26	P_F10	P_D8	P_D8	A26	S_F10	S_D8	NC
A25	P_F11	P_D9	P_D9	B25	S_F11	S_D9	NC
B28	P_F12	P_D10	P_D10	A28	S_F12	S_D10	NC
A27	P_F13	P_D11	P_D11	B27	S_F13	S_D11	NC
B30	P_F15	P_D13	P_D13	A30	S_F15	S_D13	NC
A29	GND	GND	GND	B29	GND	GND	GND
B32	P_F16	P_D14	P_D14	A32	S_F16	S_D14	NC
A31	P_F17	P_D15	P_D15	B31	S_F17	S_D15	NC
B34	P_F18	P_D16	P_D16	A34	S_F18	S_D16	NC
A33	P_F19	P_D17	P_D17	B33	S_F19	S_D17	NC
B36	P_F24	P_D22	P_D22	A36	S_F24	S_D22	NC
A35	P_G11	P_E9	P_E9	B35	S_G11	S_E9	NC
B38	P_G12	P_E10	P_E10	A38	S_G12	S_E10	NC
A37	P_G13	P_E11	P_E11	B37	S_G13	S_E11	NC
B40	P_G15	P_E13	P_E13	A40	S_G15	S_E13	NC
A39	GND	GND	GND	B39	GND	GND	GND
B42	P_G16	P_E14	P_E14	A42	S_G16	S_E14	NC
A41	P_G17	P_E15	P_E15	B41	S_G17	S_E15	NC
B44	P_G18	P_E16	P_E16	A44	S_G18	S_E16	NC
A43	P_H5	P_F3	P_F3	B43	S_H5	S_F3	NC
B46	P_H6	P_F4	P_F4	A46	S_H6	S_F4	NC
A45	P_H9	P_F7	P_F7	B45	S_H9	S_F7	NC
B48	P_H10	P_F8	P_F8	A48	S_H10	S_F8	NC
A47	P_H11	P_F9	P_F9	B47	S_H11	S_F9	NC
B50	P_H12	P_F10	P_F10	A50	S_H12	S_F10	NC
A49	VCC	VCC	VCC	B49	VCC	VCC	VCC

[NC]は未接続ですが、10K $\Omega$ でプルアップされています。

付属のコネクタのケーブル番号は下図のとおりです。





### 接続の注意

付属のケーブルは、ケーブルコード番号1番が赤に、以降、5番毎に緑に着色されております。

ケーブルの末端は開放となっております。必要に応じてコネクタを取り寄せるか、接続する機器に直付けしてください。

★信号線を短絡（ショート）させたり、他の信号線や電源線と接触させないように、十分ご注意ください。場合によっては本ボードや外部機器が破壊される可能性があります。

★ケーブルの長さは、信号の減衰やノイズ等の障害が出る可能性があるので可能な限り短くして使用してください。

★ケーブル加工をする際には、配線ミス、圧接ミスに、十分注意してください。

## 2.6.2 CN2～5

内部拡張用のコネクタです。

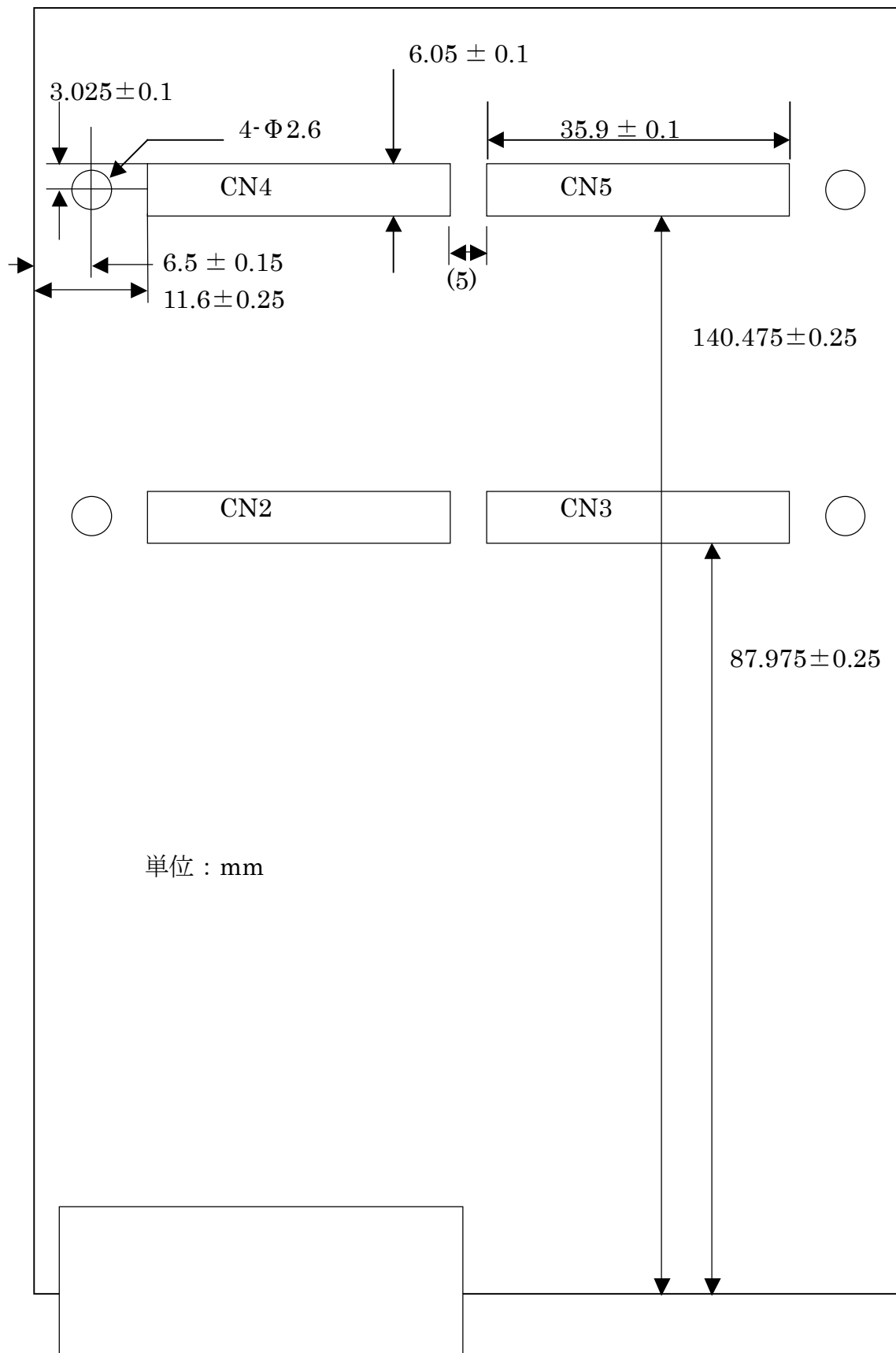
■コネクタ形式 AMP 社製 120524-1 または同等品

	CN2	CN3	CN4	CN5
番号	信号名	信号名	信号名	信号名
1	CLK1	LD2	P_H13	S_H13
2	CLK2	LD3	P_H15	S_H15
3	CLK3	LD4	P_H16	S_H16
4	CLK4	LD5	P_H17	S_H17
5	CLK5	GND	3.3V	3.3V
6	CLK6	LD6	P_H18	S_H18
7	USERI	LD7	P_H24	S_H24
8	DACK0#	LD8	P_J6	S_J6
9	DREQ0#	LD9	P_J7	S_J7
10	BTERMO#	GND	5V	5V
11	USERO	LD10	P_J8	S_J8
12	NB#	LD11	P_J10	S_J10
13	LSERR#	LD12	P_J11	S_J11
14	BREQO#	LD13	P_J12	S_J12
15	GND	GND	GND	GND
16	S0	LD14	P_J14	S_J14
17	LRESETO#	LD15	P_J15	S_J15
18	DMPAF#	LD16	P_J16	S_J16
19	LLOCKO#	LD17	P_J18	S_J18
20	GND	GND	GND	GND
21	WAITI#	LD18	P_J19	S_J19
22	BREQ#	LD19	P_J21	S_J21
23	LDSHOLD	LD20	P_K3	S_K3
24	EOT0#	LD21	P_K5	S_K5
25	GND	GND	GND	GND
26	LHOLD	LD22	P_K6	S_K6
27	LHOLDA	LD23	P_K7	S_K7
28	BLAST#	LD24	P_K8	S_K8
29	ADS#	LD25	P_K9	S_K9
30	GND	GND	GND	GND
31	LLOCK#	LD26	P_K12	S_K12
32	LINTI#	LD27	P_K14	S_K14
33	LRESETI#	LD28	P_K15	S_K15
34	WAITO#	LD29	P_K18	S_K18
35	GND	GND	GND	GND
36	READYO#	LD30	P_K19	S_K19
37	READYI#	LD31	P_K20	S_K20
38	BTERM#	LA2	P_K21	S_K21

39	DEN#	LA3	P_K23	S_K23
40	GND	GND	GND	GND
41	LBE0#	LA4	P_K24	S_K24
42	LBE1#	LA5	P_L6	S_L6
43	LBE2#	LA6	P_L7	S_L7
44	LBE3#	LA7	P_L8	S_L8
45	GND	GND	GND	GND
46	DT/R#	LA8	P_L9	S_L9
47	LW/R#	LA9	P_L18	S_L18
48	TCK	LA10	P_L19	S_L19
49	TMS	LA11	P_L20	S_L20
50	GND	GND	GND	GND
51	TDO	LA12	P_L21	S_L21
52	TDI	LA13	P_L24	S_L24
53	LD0	LA14	P_M3	S_M3
54	LD1	LA15	P_M6	S_M6
55	GND	LA16	GND	GND
56	P_C23	S_C23	P_M7	P_M7
57	P_D11	S_D11	P_C9	S_C9
58	P_D14	S_D14	P_C11	S_C11
59	P_D18	S_D18	P_C13	S_C13
60	GND	GND	GND	GND
61	P_D21	S_D21	P_C14	S_C14
62	P_D22	S_D22	P_C16	S_C16
63	P_E3	S_E3	P_C17	S_C17
64	P_E8	S_E8	P_C22	S_C22



■CN2～4 寸法図



### 2.6.3 CN6

CN6 はアルテラ社製ダウンロードケーブル、バイトブラスターMV のコネクタと直接接続可能です。各アルテラデバイスへの書き込みはこのコネクタ (JTAG ポート) を介して行われます。

■コネクタ形式 ヒロセ電機社製 HIF3FC-10PA-2.54 または同等品

ピン番号	信号名	ピン番号	信号名
1	TCK	2	GND
3	TDO	4	VCC(3.3V)
5	TMS	6	NC
7	NC	8	NC
9	TDI	10	GND

## 2.7 ドライバの登録

### 2.7.1 CD-ROM について

本製品付属の CD-ROM には、マニュアルに記載されていない追加情報、回路参考図、CPLD デザインソース及び関連ドキュメント等が収められています。詳しくは CD-ROM 内ドキュメントをご覧ください。

なお、出荷時の各 CPLD の内容は添付 CD-ROM 内のデザインとは異なる場合があります。サンプルをご使用になる場合は、あらかじめ各デバイスへの書き込みを行ってご使用ください。

## 回路参考図に関するご注意

本製品は、CD-ROM に収められている回路参考図に基づき設計されていますが、製品の改良にともない製品と回路参考図とには部分的な違いが生じることがあります。同図はあくまでもご参考としてご覧ください。

なお、回路等に関するお問い合わせはお受けできませんので、あらかじめご了承ください。また、回路参考図に記載のすべての内容について、複製や複写、引用、転用に関するあらゆる行為を禁じます。

### 2.7.2 ドライバの登録

詳しいボードのセットアップ、ドライバのインストール方法等は添付のCD-ROMをご覧ください。



## 第 3 章

# ボードの制御方法

## 3.1    PCI9080 の設定

### 3.1.1    コンフィグレーション空間について

本ボードでは、PCI9080 のコンフィグレーション情報を収めるシリアル EEPROM は DIP タイプ及びソケット実装となっています。シリアル EEPROM の型番は以下のとおりです。

NS（ナショナルセミコンダクタ）社製 NM93CS46N または同等品

シリアル EEPROM は ROM ライタでの編集も可能ですが、PLX 社より供給されているモニタソフトでも編集可能です。詳しくは PLX 社のホームページをご覧ください。

なお、出荷時は添付 CD-ROM 内のサンプルデザイン用のコンフィグレーション情報が書かれています。実際の運用時にはお客様の御用途に合った設定に変更してください。

### 3.1.2    デバイス ID について

本製品の出荷時の設定は以下のとおりです。

Device ID	8084H
Vendor ID	136CH
Subsystem ID	9080H
Subsystem Vendor ID	136CH

PLX 社製モニタソフトを使用する場合、Device ID、Vendor ID を PLX 社製に変更する必要があります。ROM ライタを使用しない変更方法を以下に示します。

1. EEPROM の 4 ピンを開放にした状態で、ソケットに実装します。  
間にソケットを置き、ソケットを加工するとデバイスの足を加工せずに作業できます。
2. ボードの電源を入れます。PCI9080 は、EEPROM は実装されていないと判断し、デフォルトの状態での起動します。
3. EEPROM の 4 ピンを IC クリップ等で接続します。あらかじめ接続が容易になるように準備してください。
4. PLX 社製モニタソフトを起動し、Device ID、Vendor ID を編集します。

## 3.2 ハードウェアの設定方法

### ■Windows95 の場合

添付のサンプルデザイン用のコンフィグレーション情報を書き込んだ場合、本ボードはメモリマップにアサインされます。

Windows95 での設定状態の例を以下に示します。なお、詳しいボードのセットアップ、ドライバのインストール方法は CD-ROM をご覧ください。



メモリの範囲 E1022000-E10220FF と、I/O ポートアドレス 6300-63FF は PCI9080 のコンフィグレーション空間です。どちらを使用してもかまいません。

メモリの範囲 E1000000-E101FFFF は独自にマッピングしたリソースです。ローカル側のアクセスはこのアドレスを使用します。

#### 注意

メモリ、I/O の設定値はプラグアンドプレイ (PnP) により変動する可能性があります。

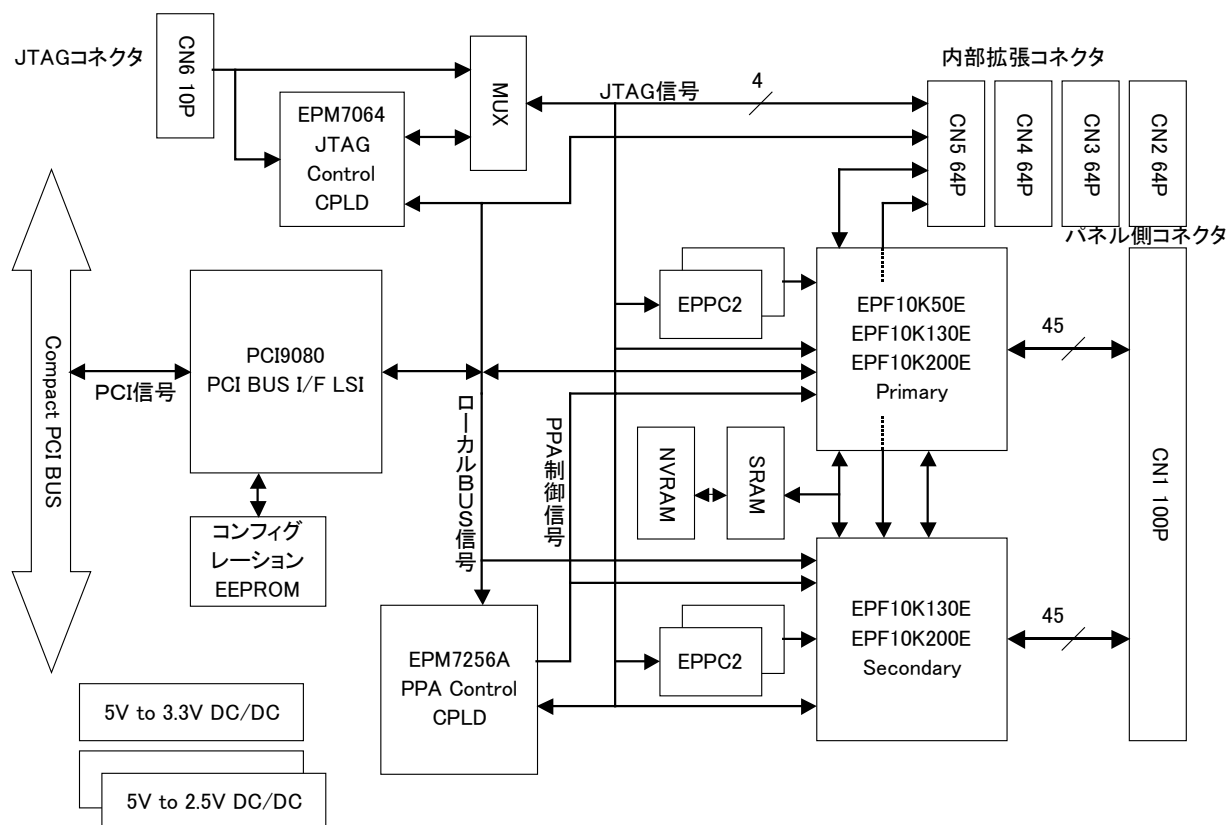




# 第4章

## 回路構成とその機能

## 4.1 ブロック図



## 4.2 CPLD のデザイン

CPLD 回路をデザインする場合、添付の CD-ROM 内に CPLD デザインソースがありますので参考にしてください。

また、全アルテラデバイスの信号接続状態は CD-ROM 内ファイル [8284wir.pdf] を参照してください。

また、EPM7064 及び EPM7256 は、ISP によるコンフィグレーションの機能を想定しています。以下コンフィグレーションを目的とした使い方で解説しますが、実際の運用時には状況に応じて様々にアレンジしてかまいません。

### 4.2.1 EPM7064

EPM7064 は主に JTAG のソフトウェアによる ISP を行う場合に使用します。

EPM7064 は、EPM7256A,EPF10KE のコンフィグレーションを行います。その場合、LCLK は EPM7064(JP5 を A-B 間ジャンパにする)が出力するようにします。

EPM7064 にて JTAG をコントロールする場合、少なくとも JTAG による他デバイスへのコンフィグレーションが終わるまでの間は PCI9080 とのインターフェイスは EPM7064 が行う必要があります。

他 CPLD デバイスがコンフィグレーションされた後、その CPLD デバイスがバスを制御する場合は、EPM7064 がバスを他 CPLD デバイスに開放するように設計してください。

#### 注意

EPM7064 の I/O36 61Pin (TDO として使用)は出力に設定しないでください。JTAG コネクタ(CN6)使用時に出力同士がぶつかります。もし誤って設定された場合は、ジャンパ JP9 を開放にしたまま再度デザインの書き込みを行ってください。

また、回路デザイン時に未定義にした場合、GND に TIE(結合)される場合がありますので併せてお気をつけください。

### 4.2.2 EPM7256

EPM7256 は主に EPF10KE の PPA(Passive parallel asynchronous)モードでのコンフィグレーションを行う場合に使用します。その場合、LCLK は EPM7256 (JP5 を B-C 間ジャンパにする)が出力するようにします。EPM7064 はあらかじめ未使用状態の回路を書き込んでおきます。

EPM7256 にて PPA による ISP を行う場合は、少なくとも EPF10K へのコンフィグレーションが終わるまでの間は、PCI9080 とのインターフェイスは EPM7256 が行う必要があります。

EPF10KE がコンフィグレーションされた後、その EPF10KE がバスを制御する場合は、EPM7064 がバスを EPF10KE に開放するように設計して

ください。

注意

PPA を行う場合、EPC2 は実装しないでください。衝突する信号があります

## 第5章

### 必要な設備について

■本製品の使用にあたっては、以下の設備が必要です。

1. アルテラ社製 CPLD 開発ツール MAX+PLUS II
2. 同社製ダウンロードケーブル Byte Blaster MV (3.3V 電源での駆動となります)

なお、CPLD 及び CPLD 開発ツールに関する情報はアルテラ社のホームページをご覧ください。

URL <http://www.altera.com/>

また、必須ではありませんが、大規模回路をデザインする場合は HDL 言語での記述をお勧めします。

また、弊社で提供する CPLD に関するサンプル回路のデザインの記述は、全て Verilog-HDL 言語で記述しています。あらかじめご了承ください。また、その他状況に応じて以下の情報が必要になります。

1. PLX 社製 PCI9080 ハードウェアに関する情報  
PCI9080 に関する情報は PLX 社のホームページをご覧ください。  
URL <http://www.plxtech.com/>

2. P C I に関する情報

PCI9080 のコンフィグレーション情報を変更する際には PCI のコンフィグレーションに関する知識が必要です。また、DMA やバスマスタ等の機能を実現する場合はもちろん、PCI9080 の技術資料をご覧になる場合もあらかじめ PCI バスに関する知識が必要です。

本ボードでは、PCI9080 のコンフィグレーション情報を収めるシリアル EEPROM は DIP タイプ及びソケット実装となっています。シリアル EEPROM は ROM ライタでの編集も可能ですが、PLX 社より供給されているモニタソフトでも編集可能です。詳しくは PLX 社のホームページをご覧ください。また、「3. 1. 2. デバイス ID について」も併せてご覧ください。

また、以下各社のホームページです。

SIMTEK 社 URL <http://www.simtek.com/>

CYPRESS 社 URL <http://www.cypress.com/>

# 第 6 章

## 製品仕様

本製品の仕様を以下に示します。

1. 実装可能 CPLD

アルテラ社製 EPF10KE シリーズ

EPF10K50EFC484-3 (50,000Gate×1)

EPF10K130EFC484-3 (130,000Gate×2)

EPF10K200EFC672-3 (200,000Gate×2)

※実装されている CPLD と製品型番の対応は、「1. 1. 3. 製品型番について」を参照してください。

2. PCIバスI/F LSI

PLX 社製 PCI9080

バスモードは C mode に固定

DMA 制御線 DREQ,DACK はチャンネル 0 のみ対応

3. 割り込み要因

①CPLD 出力 (PCI9080 の LINTi#入力)

②PCI9080 の内部機能による割り込み

(バスの割り込みは INTA#のみサポート)

4. 搭載メモリ

SIMTEK 社製 STK22C48-N30×1 アクセスタイム 30ns

(2K×8Bit Non Volatile Static RAM)

CYPRESS 社製 CY7C1020-10ZC×1 アクセスタイム 10ns

(32K×16Bit Static RAM)

※ いずれも EPF10KE と直接接続されています。

注意

各メモリデバイス、アルテラデバイスのスピードグレード、シリーズは、デバイス供給状況により、やむを得ず変更する場合があります。予めご了承ください。

5. 入出力コネクタ (CN1)

ヒロセ電機社製 FX2B-100PA-1.27DSL または同等品



6. 内部拡張コネクタ (CN2～CN5)  
AMP 社製 120524-1 または同等品
7. ターゲット (ローカル) 側クロック  
60MHz を CPLD により任意に分周可能
8. JTAGコネクタ (CN6)  
バイトブラスターMVのコネクタと互換有り (直接接続可能)  
EPF10Kのコンフィグレーション及びEPC2,EPMシリーズのプログラミングが可能。
9. EPF10K 用コンフィグレーションROM  
EPC2 がソケットにて実装済。
10. 電源電圧  
5V単一(3.3V,2.5V は内部 DC/DC により生成)  
VIO(PCI バスの信号レベル)は 5V または 3.3V の駆動が可能
11. 消費電流  
1.8A (Max)
12. 動作温度範囲  
0°C～60°C
13. 保存温度範囲  
-10～70°C
14. ボードサイズ  
Compact PCI 規格準拠 3U サイズ  
(160×100mm コネクタ／パネル部を除く)
15. パネル幅  
1 スロット (4HP)
16. パネル高さ  
3U サイズまたは 6U サイズ

## 製品のメンテナンスについて

- ハードウェア製品の故障修理やメンテナンスなどについて、弊社 株式会社アドテックシステムサイエンスでは、製品をお送りいただいて修理／メンテナンスを行い、ご返送する、センドバック方式で承っております。
- 保証書に記載の条件のもとで、保証期間中の製品自体に不具合が認められた場合は、その製品を無償で修理いたします。

保証期間終了後の製品について修理が可能な場合、又は改造など保証の条件から外れたご使用による故障の場合は、有償修理となりますのであらかじめご了承ください。

- 修理やメンテナンスのご依頼にあたっては、保証書を製品に添え、ご購入時と同程度以上の梱包状態に『精密部品取扱い注意』と表示のうえお送りください。

また、ご送付されるときは、製品が迷子にならないよう、前もって受け担当者をご確認ください。

製品が弊社に到着するまでの事故につきましては、弊社は責任を負いかねますので、どうか安全な輸送方法をお選びください。

以上の要項は日本国内で使用される製品に適用いたします。

日本の国外で製品を使用される場合の保守サービスや技術サービス等につきましては、弊社の各営業所にご相談ください。

# 製品のお問い合わせについて

お買い求めいただいた製品に対する次のようなお問い合わせは、お求めの販売店又は株式会社アドテックシステムサイエンスの各営業所にご連絡ください。

- ・ お求めの製品にご不審な点や万一欠品があったとき
- ・ 製品の修理
- ・ 製品の補充品や関連商品について
- ・ 本製品を使用した特注製品についてのご相談

技術サポート                      技術的な内容のお問い合わせは、「ファックス」「郵送」「E-mail」のいずれかにて、下記までお問い合わせください。また、お問い合わせの際は、内容をできるだけ詳しく具体的にお書きくださるようお願いいたします。

お問い合わせは電話でもお受けできますが、電話の場合は、お問い合わせの内容によってはすぐにお答えできないことがありますので、あらかじめご了承ください。

## 技術的な内容のお問い合わせ先

株式会社 アドテック システム サイエンス      テクニカルセンター  
〒240-0005

神奈川県横浜市保土ヶ谷区神戸町 134   YBP ハイテクセンター 1F

Tel.            045-333-0335 (テクニカルセンター直通)

Fax            045-331-7770

E-mail        support@adtek.co.jp

電話の受付は次のとおりです。

受付：月曜日～金曜日（ただし祝祭日や年末年始は休み）

時間：午前 10 時～12 時 / 午後 1 時～5 時

Compact PCI シリーズ  
aPCI-8284  
ユーザーズマニュアル

初版発行 2000 年 3 月 27 日  
発行所 株式会社 アドテック システム サイエンス  
〒240-0005 神奈川県横浜市保土ヶ谷区神戸町 134  
YBP ハイテクセンター 1F  
電話 045-331-7575 (代) Fax 045-331-7770

落丁・乱丁はお取り替えいたします。

不許複製

CPCI-044-000711  
© ADTEK SYSTEM SCIENCE Co.,Ltd. 2000